

19 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENT- UND
MARKENAMT

12 Offenlegungsschrift
10 DE 197 40 910 A 1

51 Int. Cl. 6:
H 04 N 3/15
H 04 N 1/028
H 04 N 5/335
H 01 L 27/146

21 Aktenzeichen: 197 40 910.5
22 Anmeldetag: 17. 9. 97
43 Offenlegungstag: 18. 3. 99

71 Anmelder:
Siemens AG, 80333 München, DE

72 Erfinder:
Herbst, Heiner, Dr.-Ing., 81827 München, DE;
Mauthe, Manfred, Dipl.-Ing., 85655 Großhelfendorf, DE

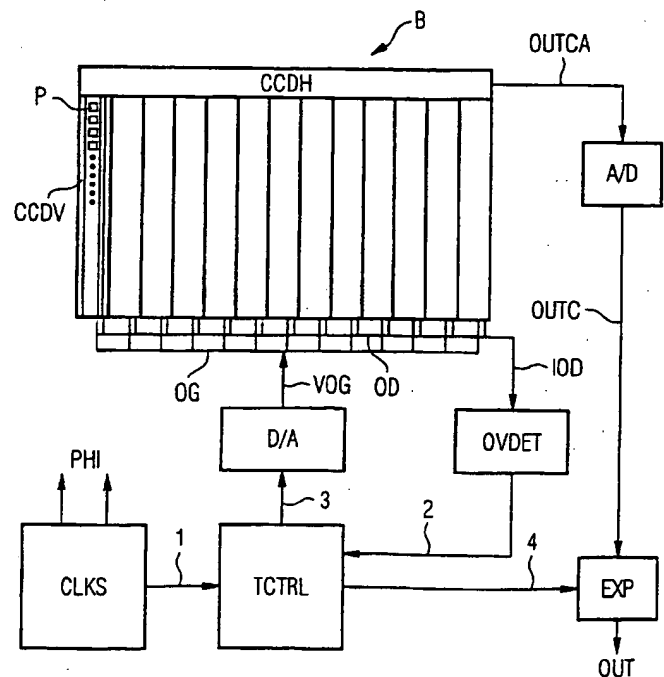
56 Entgegenhaltungen:
US 55 19 204
US 52 76 520

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Prüfungsantrag gem. § 44 PatG ist gestellt

54 Verfahren und Anordnung zur Abbildung einer hohen Eingangssignaldynamik auf eine reduzierte Ausgangssignaldynamik für Bildsensoren mit einer Einrichtung zum Ableiten von Überladung

57 Der Anmeldungsgegenstand betrifft ein Verfahren und eine Anordnung, bei dem/der die Schwellenspannung einer meist ohnehin vorhandenen sogenannten Anti-Blooming-Einrichtung in Abhängigkeit des Überlaufsignals zeitlich verändert wird, um durch Kompression und anschließende Expansion den Dynamikbereich des Sensors zu erhöhen. Der Vorteil liegt in der Einfachbelichtung des Bildes und insbesondere in der schaltungstechnisch relativ einfachen Erhöhung des Dynamikbereiches mit Hilfe einer genau vorgebbaren Kompressionscharakteristik.



DE 197 40 910 A 1

DE 197 40 910 A 1

Beschreibung

Unter einem Bildsensor soll hier ein Bildsensor im weiteren Sinne verstanden werden, das heißt, nicht nur die Elemente zur Ladungserzeugung und Verschiebung, sondern auch die gesamte Ablaufsteuerung, wobei letztere häufig gemeinsam mit den eigentlichen Aufnahmeelementen auf einem Chip integriert ist.

Um ein Bild elektronisch abzutasten, werden heute vielfach zweidimensionale CCD-Bildsensoren oder xy-adressierte Pixelsensoren verwendet. Hierbei wird in einer Photodiode oder einem MOS-Kondensator eine Ladungsanhäufung proportional der einfallenden Lichtstärke erzeugt, wobei die Ladungsmenge durch die nachgeschaltete Ausleseschaltung begrenzt ist. Beim CCD wird die Ladungsmenge beispielsweise durch die Taktspannungen und die Fläche der Transfer-

elektroden begrenzt. CCD-Bildsensoren sind häufig nach dem sogenannten Interline-Prinzip aufgebaut, wobei über vertikale CCD-Kanäle die Spalten ausgelesen und in ein horizontales CCD-Schieberegister übernommen werden, wo dann die Information zeilenweise am Ausgang erscheint.

Neben CCD-Bildsensoren sind aus dem IEEE Paper zum Symposium on Low Power Electronics, 1995, Seiten 74 bis 77, auch flächenhafte Pixelsensoren bekannt.

Moderne CCD-Bildsensoren weisen häufig eine sogenannte Anti-Blooming-Einrichtung auf um ein Verschmieren der Photoelektronen auf benachbarten Pixel im Falle einer partiellen Überbelichtung, das heißt beispielsweise der Überbelichtung von einigen Pixeln, zu verhindern. Eine solche Anti-Blooming-Einrichtung besteht typischerweise aus dem Overflow-Gate und einem Overflow-Drain, die spaltenweise nebeneinander neben den Photodioden angebracht sind. Im Falle einer partiellen Überbelichtung kann somit die überschüssig erzeugte Ladung über das Overflow-Drain abfließen und gelangt nicht zu den Nachbarbildpunkten.

Bei vielen Anwendungen, beispielsweise im medizinischen Bereich, wird zunehmend ein größerer Dynamikbereich der Bildsensoren gefordert. Durch Verändern der Belichtungszeit kann zwar eine höhere Leuchtstärke ohne Überlauf dargestellt werden, insgesamt erhöht sich jedoch der Dynamikbereich nicht und in der Leuchtstärke schwächere Bildteile werden entsprechend geringer aufgelöst.

Aus dem Paper zur IEEE International Solid-State Circuits Conference, 1996, Seiten 184 bis 185, ist ein CCD-Sensor mit "Hyper-Dynamik Range" bekannt, wobei eine kurze und eine lange Belichtung des Bildes erfolgt. Da bei der kurzen Belichtungszeit die Sättigung bei höherer Lichtstärke auftritt, kann daraus für die längere Belichtungszeit das Signal extrapoliert und auf diese Weise der Dynamikbereich vergrößert werden.

Aus der deutschen Patentschrift DE 42 09 536 C2 ist ferner eine Bildzelle für einen Bildaufnehmer-Chip bekannt, bei der zusätzlich zu jedem lichtempfindlichen Element zwei MOS-Transistoren vorgesehen sind und eine logarithmische Kompression durch Ausnutzung der logarithmischen Transistorkennlinien erfolgt.

Die der Erfindung zugrundeliegende Aufgabe besteht nun darin, einen Bildsensor anzugeben, bei dem ohne großen zusätzlichen Schaltungsaufwand ein möglichst großer Dynamikbereich erreicht werden kann und bei dem insbesondere nur eine einzelne Belichtung pro Bild erfolgen muß.

Diese Aufgabe wird erfindungsgemäß durch die Merkmale des Patentanspruchs 1 gelöst. Weitere vorteilhafte Ausgestaltungen der Erfindung ergeben sich aus den Unteransprüchen.

Ein zusätzlicher Vorteil des erfindungsgemäßen Verfahrens liegt unter anderem in der genau vorgebbaren Kompressionskennlinie.

Im folgenden wird die Erfindung anhand eines bevorzugten Ausführungsbeispiels näher erläutert. Dabei zeigt

Fig. 1 ein Blockschaltbild mit einem CCD-Bildsensor gemeinsam mit der gesamten Ablaufsteuerung,

Fig. 2 ein Diagramm zur Erläuterung der Sättigung eines Bildsensors,

Fig. 3 ein Diagramm mit Oberflächenpotential eines CCD-Sensors mit Overflow-Gate zu drei verschiedenen Zeitpunkten,

Fig. 4 ein Diagramm mit einer zeitlichen Darstellung des Ladungsanstiegs bei einfacher und sechszehnfacher Belichtung und der zeitliche Anstieg der Spannung am Overflow-Gate,

Fig. 5 eine erzeugte Kompressionskennlinie,

Fig. 6 eine zu **Fig. 5** gehörige Dekompressionskennlinie,

Fig. 7 eine Darstellung eines entsprechenden Pixelsensorelements mit Overflow-Gate und Overflow-Drain und

Fig. 8 eine Prinzipdarstellung eines entsprechenden Pixelsensor-Arrays.

Beim Verfahren und bei der Anordnung zur Durchführung des Verfahrens wird die bei vielen Bildsensoren ohnehin vorhandene Einrichtung zum Ableiten von Überlauf Ladung (Anti-Blooming-Einrichtung) ausgenützt bzw. entsprechend angesteuert, um die Kompression der Eingangssignaldynamik anzupassen.

In **Fig. 1** ist ein bevorzugtes Ausführungsbeispiel einer Anordnung zur Durchführung des erfindungsgemäßen Verfahrens mit einer CCD-Matrix dargestellt, wobei die einzelnen Photogates P über Transfergates mit über einen vertikalen CCD-Kanal CCDV verbunden sind und diese vertikalen CCD-Kanäle über einen horizontalen CCD-Kanal CCDH ein komprimiertes analoges Ausgangssignal OUTCA auslesbar ist. Zwischen den einzelnen Spalten der Photogates P liegen kammartig Bereiche eines Überlaufgates OG und Bereiche eines Überlaufdrains OD. Ein Taktgenerator CLKs erzeugt Taktphasensignale PIII für die Ladungsverschiebeeinheiten (charge coupled devices) CCDV und CCDH und liefert ein Taktsignal 1 für eine nachgeschaltete digitale Steuerschaltung TCTRL. Die digitale Steuerschaltung TCTRL erzeugt abhängig von einem Überlaufsignal 2 digitale Überlaufschwellsignale 3 mit veränderlicher Schwellenhöhe und/oder Schwellendauer. Diese Signale 3 werden über einen Digital/Analogwandler D/A in analoger Form als Steuerspannung für das Überlaufgate OG zugeführt, wodurch so die Überlaufschwelle verändert wird. Zusätzlich erzeugt die digitale Steuereinheit TCTRL ein zur jeweiligen Kompression passendes digitales Steuersignal 4 für einen Expander EXP, der beispielsweise aus einem digitalen Multiplizierer besteht und der ein vorher durch einen Analog/Digital-Wandler aus dem Bildsignal OUTCA gebildete komprimierte Ausgangssignal OUTC in ein Ausgangssignal OUT expandiert.

In **Fig. 2** ist der prinzipielle Zusammenhang zwischen der Beleuchtung L und der auf die maximale Ladung bezogene Ladung Q/Q_{\max} dargestellt, wobei deutlich wird, daß die Ladung nur bis zu einer bestimmten Beleuchtung L_0 ansteigt und danach kein weiterer Anstieg mehr erfolgt, da keine weitere Ladung mehr gespeichert werden kann.

In Fig. 3 ist ein Schnitt durch ein Bildelement zusammen mit dem vertikalen CCD-Kanal, den Transfergates TG und der Einrichtung zum Ableiten von Überladung in Form eines Multi-Source-MOS-Transistors mit einer Source S, einem Überlaufgate OG und einem Überlaufdrain OD sowie die Oberflächenpotentiale zu drei verschiedenen Zeitpunkten $t = T, 3T$ und $4T$ dargestellt. Hieraus wird deutlich, daß im Bereich unterhalb des Überlaufgates abhängig von der Zeit die Potentialbarriere, die gleichzeitig die Überlaufschwelle darstellt, zeitabhängig nach oben verschoben wird, was durch Pfeile angedeutet ist. Zum Zeitpunkt $t = T$ kann hier in diesem Beispiel nur eine Ladung $Q_{\max}/4$, zum Zeitpunkt $t = 3T$ nur eine Ladung $Q_{\max}/2$ und zum Zeitpunkt $t = 4T$ die volle Ladung Q_{\max} maximal gespeichert werden.

In Fig. 4 ist zum einen das Verhältnis Q/Q_{\max} bei einer Beleuchtung L_0 und einer Beleuchtung $16 \cdot L_0$ und die Gatespannung VOG am Überlaufgate OG über der Zeit $t = 0 \dots 256T$ dargestellt. Die Spannung VOG weist dabei eine Treppenform auf, wobei das Verhältnis Q/Q_{\max} den Schwellenwert $S_{12} = 1/4$ zwischen $T_1 = 0$ und $T_2 = 192T$, $S_{23} = 1/2$ zwischen $T_2 = 192T$ und $T_3 = 224T$, $S_{34} = 3/4$ zwischen $T_3 = 224T$ und $T_4 = 240T$, $S_{45} = 3/4 + 1/8$ zwischen $T_4 = 240T$ und $T_5 = 248T$, $S_{56} = 3/4 + 1/8 + 1/16$ zwischen $T_5 = 248T$ und $T_6 = 255T$ und $S_{67} = 1$ zwischen $T_6 = 255T$ und $T_7 = 256T$ aufweist. Die Veränderung der Kompression wird nun dadurch bewirkt, daß bei der Einrichtung zum Ableiten der Überladung die Überlaufschwellen $S_{12} \dots S_{67}$ in Abhängigkeit des Überlaufsignals 2 in ihrer zeitlichen Dauer und/oder in ihrem Wert geändert werden, wobei, zur Erhöhung der Kompression, hohe Überlaufschwellen S_{56}, S_{67} im Vergleich zu einer geringeren Kompression eine kürzere, niedrige Überlaufschwellen $S_{12}, S_{23} \dots$ dafür eine längere Zeitdauer erhalten und/oder hohe Überlaufschwellen S_{56}, S_{67} im Vergleich zu einer geringeren Kompression größere Werte und dafür niedrige Überlaufschwellen $S_{12}, S_{23} \dots$ kleinere Werte erhalten. Bei einer starken Belichtung, zum Beispiel $16 \cdot L_0$, werden zur Erhöhung der Kompression die Zeitpunkte $T_2 \dots T_7$ mehr nach rechts verschoben, wodurch sich eine steilere Schwellenkennlinie ergibt. Die jeweiligen Schwellenwerte gemessen an der jeweiligen Gesamtdauer dieser Schwelle werden dadurch früher erreicht und während der restlichen Zeit einer Schwellendauer erfolgt keine weitere Aufladung. Um aus dem Verlauf der Gatespannung VOG die eigentliche Kompressionskennlinie, also den Zusammenhang zwischen Q/Q_{\max} und der Beleuchtung L zu erhalten werden die Teilladungen bei allen Schwellen für dieses Beispiel nach der Formel

$$\frac{\Delta Q'}{Q} = \frac{\Delta T}{256T} \cdot \frac{L}{L_0}$$

errechnet und der errechnete Wert anstelle der jeweiligen Schwellendifferenz nur dann genommen, sofern dieser kleiner ist als die Schwellendifferenz, die ja für das jeweilige ΔQ das Maximum darstellt.

In folgender Tabelle ist auf diese Weise für das Beispiel von Fig. 4 das Verhältnis Q/Q_{\max} für die Beleuchtung $L = 16 \cdot L_0$ und die Beleuchtung $L = L_0$ ermittelt.

$\Delta T/256T$	$\Delta S/Q_{\max}$	$\left(\frac{\Delta Q'}{Q_{\max}}\right)_{16L_0}$	$\left(\frac{\Delta Q}{Q_{\max}}\right)_{16L_0}$	$\left(\frac{\Delta Q'}{Q_{\max}}\right)_{L_0}$	$\left(\frac{\Delta Q}{Q_{\max}}\right)_{L_0}$
192/256	1/4	12	1/4	192/256	1/4
32/256	1/4	2	1/4	32/256	32/256
16/256	1/4	1	1/4	16/256	16/256
8/256	1/8	1/2	1/8	8/256	8/256
7/256	1/16	7/16	1/16	7/256	7/256
1/256	1/16	1/16	1/16	1/256	1/256
		+-----		+-----	
		$\left(\frac{Q}{Q_{\max}}\right)_{16L_0} = 1$		$\left(\frac{Q}{Q_{\max}}\right)_{L_0} = 1/2$	

In ähnlicher Weise kann beispielsweise auch aus einer entsprechenden Schwellenkennlinie eine Kompressionskennlinie angegeben werden, die beispielsweise bei $4 \cdot L_0$ den Maximalwert $Q/Q_{\max} = 1$ und beim Wert $L = L_0$ den Wert Q zu $Q_{\max} = 0.5$ aufweist. Eine solche Kennlinie ist beispielsweise in Fig. 5 dargestellt und zeigt den für eine Kompressionskennlinie typischen, degressiven Verlauf.

Um diesen degressiven Zusammenhang zwischen Q/Q_{\max} und der Beleuchtung L wieder zu kompensieren muß ein entsprechender Expander EXP mit einer dazu inversen Kennlinie vorgesehen werden.

In Fig. 6 ist eine zu der in Fig. 5 dargestellten Kennlinie passende Expandierkennlinie dargestellt, die den Zusammenhang zwischen Q/Q_{\max} und dem digitalen Ausgangssignal OUT liefert.

Die Erfindung ist nicht auf CCD-Bildsensoren beschränkt, sondern kann beispielsweise auch auf CMOS-Pixelsensoren angewandt werden, sofern ebenfalls eine Einrichtung zum Ableiten von Überladung vorgesehen ist.

In Fig. 7 ist eine auf dem eingangs genannten Stand der Technik aufbauende Anordnung mit Überlaufgate und Überlaufdrain im Bereich eines Bildelementes gezeigt.

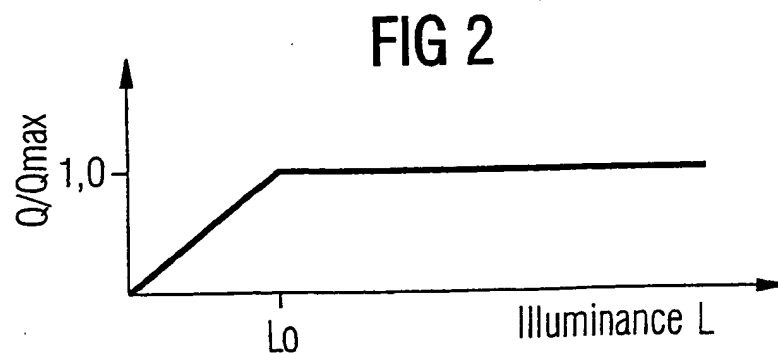
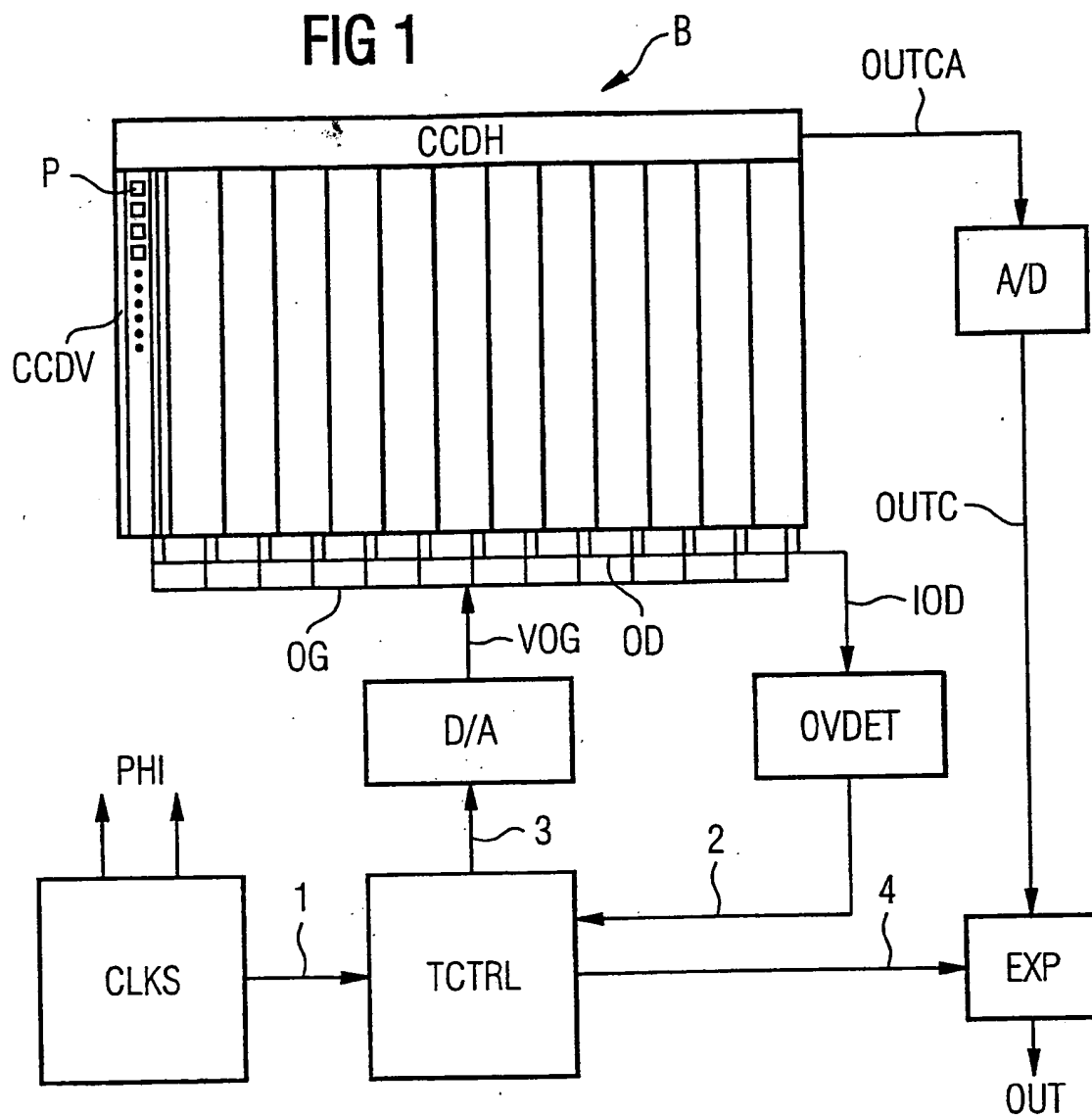
In Fig. 8 ist eine zugehörige Pixelmatrix M zusammen mit einem Reihendekoder RDEC, einem Spaltendekoder CDEC, einer Spaltenausleseschaltung CSENSE und einer zusätzlichen Überlaufausleseschaltung OVSENSE gezeigt.

wobei die Anschlußleitungen für das Überlaufgate OG und das Überlaufdrain OD parallel zu einem Spaltenbus C verlaufen.

Patentansprüche

- 5
1. Verfahren zur Abbildung einer hohen Eingangssignaldynamik auf eine reduzierte Ausgangssignaldynamik für Bildsensoren (B) mit einer Einrichtung (S, OG, OD) zum Ableiten von Überlaufadung, bei dem nach der Abtastung eines Bildes festgestellt wird, ob bei mindestens einem Bildelement (P) ein Ladungsüberlauf eingetreten ist und ein entsprechendes Überlaufsignal (IOD, 2) erzeugt wird, und
- 10 bei dem eine Erhöhung der Kompression der Eingangssignaldynamik erfolgt, sofern ein entsprechender Ladungsüberlauf eintrat, und eine Senkung der Kompression der Eingangssignaldynamik erfolgt, sofern kein entsprechender Ladungsüberlauf eintrat.
2. Verfahren nach Anspruch 1, bei dem die Kompression dadurch bewirkt wird, daß bei der Einrichtung zum Ableiten der Überlaufadung Überlaufschwellen (3, VOG, S12 . . . S67) in Abhängigkeit des Überlaufsignals in ihrer zeitlichen Dauer und/oder in ihrem Wert geändert werden, wobei, zur Erhöhung der Kompression, hohe Überlaufschwellen (. . . S56, S67) im Vergleich zu einer geringeren Kompression eine kürzere Zeitdauer, niedrige Überlaufschwellen (S12, S23, . . .) dafür eine längere Zeitdauer erhalten und/oder hohe Überlaufschwellen im Vergleich zu einer geringeren Kompression größere Werte und dafür niedrige Überlaufschwellen kleinere Werte erhalten.
- 15 3. Anordnung zur Durchführung des Verfahrens nach einem der vorhergehenden Ansprüche, bei der Einrichtung zum Ableiten der Überlaufadung einen Multi-Source-MOS-Transistor aufweist, dessen jeweiliges Sourcegebiet (S) einem Gebiet unterhalb eines Photogates (P) eines Bildelementes entspricht, dessen Gate (OG) mit einer Spannung (VOG) zur Steuerung der Überlaufschwelle beaufschlagt ist und dessen Draingebiet einen Strom liefert, der dem Überlaufsignal (IOD, 2) entspricht.
- 20 4. Anordnung nach Anspruch 3, die eine digitale Steuerschaltung (TCTRL) aufweist, die in Abhängigkeit des Überlaufsignals digitale Überlaufschwellensignale (3) mit veränderlicher Schwellenhöhe und/oder Schwellendauer erzeugt, und die einen Digitalanalogwandler (D/A) aufweist, der aus diesen Überlaufschwellensignalen die Spannung (VOG) zur Steuerung der Überlaufschwellen erzeugt.
- 25 5. Anordnung nach Anspruch 4, die eine digitale Steuerschaltung (TCTRL) aufweist, die zusätzlich ein zur Kompression passendes digitales Steuersignal (4) für einen Expandierer (EXP) liefert, der ein vorher über einen Analogdigitalwandler (A/D) umgewandeltes komprimiertes Bildsignal (OUTC) zu einem digitalen Ausgangssignal (OUT) expandiert.
- 30

Hierzu 4 Seite(n) Zeichnungen



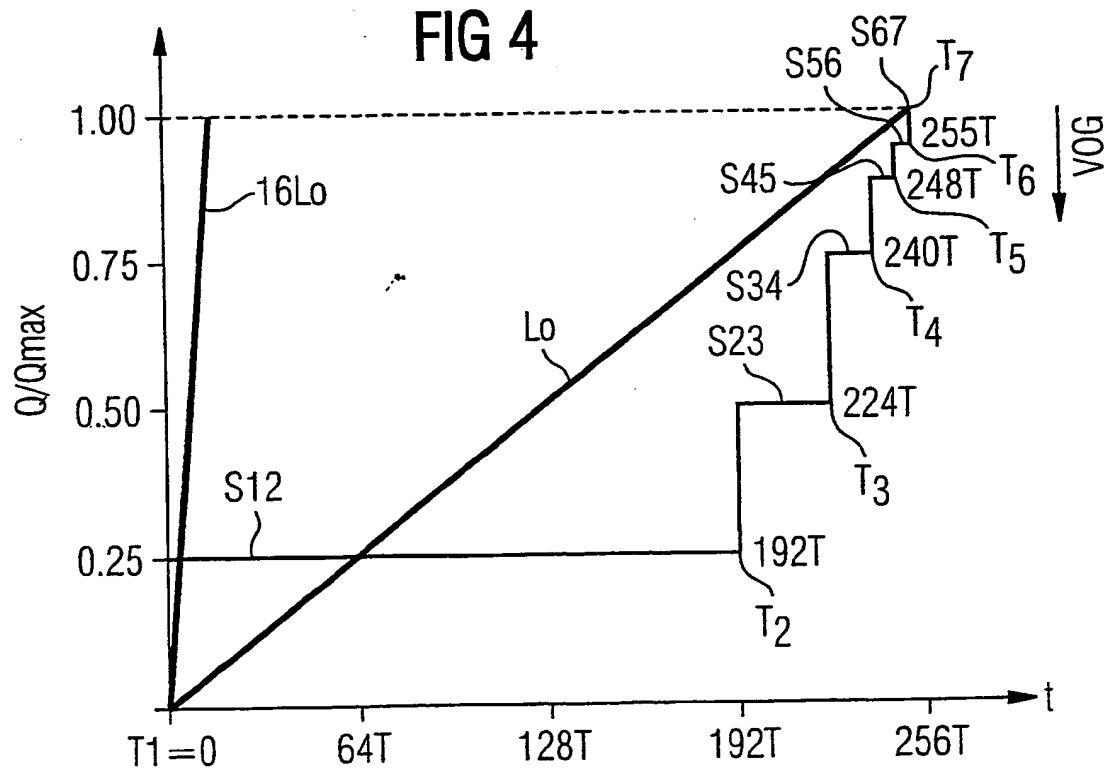
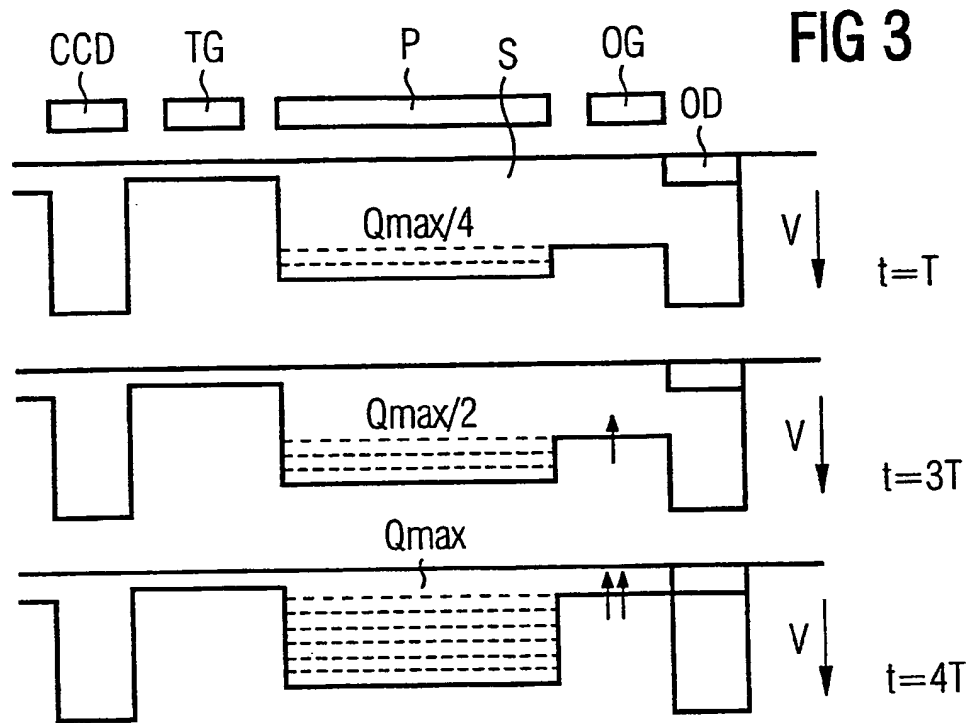


FIG 5

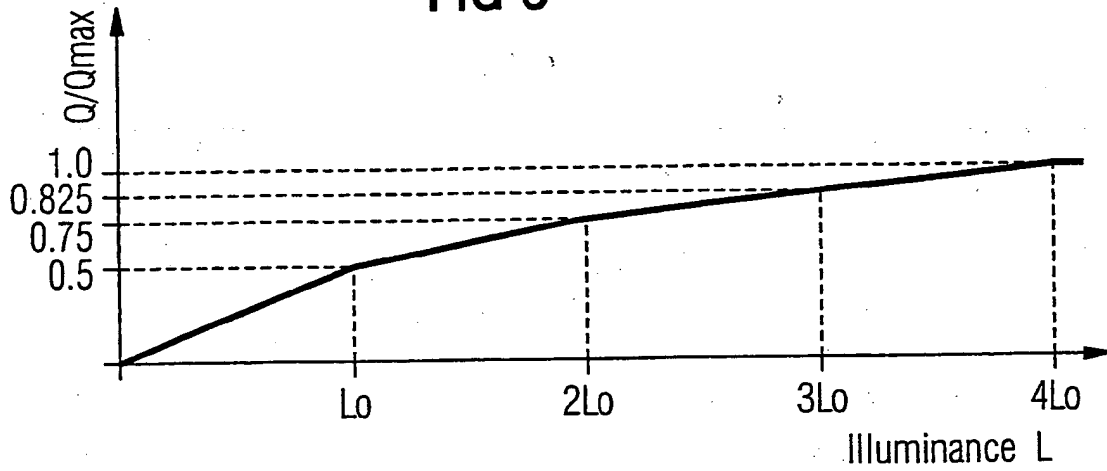


FIG 6

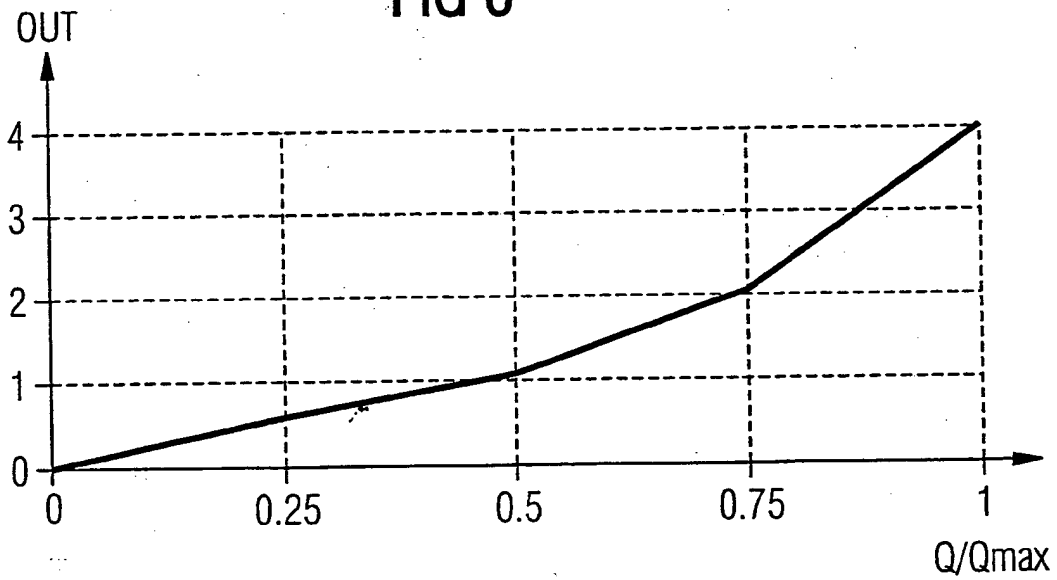


FIG 7

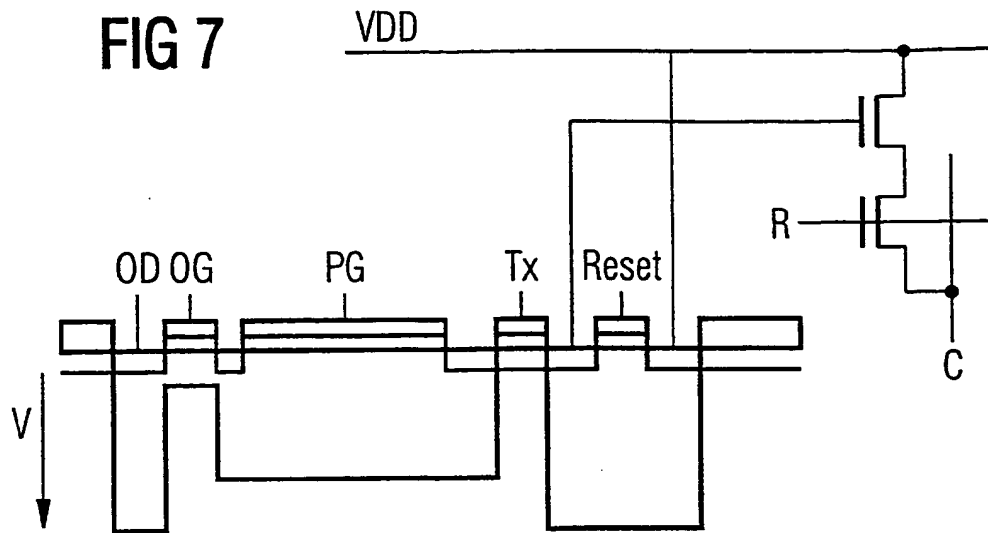


FIG 8

